

5 Il BJT come interruttore

In moltissime applicazioni il BJT viene fatto lavorare in commutazione fra la zona di saturazione e la zona di interdizione. In questo funzionamento si comporta come un vero proprio interruttore elettronico e viene impiegato sia come elemento base nelle porte logiche TTL, sia per pilotare attuatori di vario tipo, come i servomotori in continua, notori passo-passo, i solenoidi, ecc.

Risulta valido in questo tipo di funzionamento lo schema equivalente di fig.9, dove il ramo collettore-emettitore del BJT può essere considerato un interruttore, il cui stato di l'usura (ON) o di apertura (OFF) è controllato dalla base.

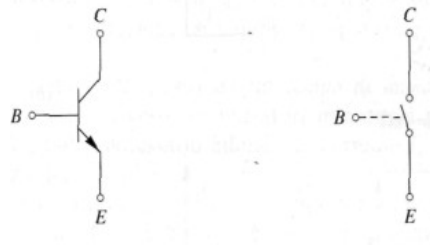


Fig. 9 Il BJT in funzionamento come interruttore.

5.1 Stato ON

Quando viene portato in zona di saturazione, il BJT presenta sui terminali di uscita, ovvero fra collettore ed emettitore, una tensione molto bassa, sicché può essere considerato in prima approssimazione come un interruttore *chiuso*.

Perché ciò avvenga è necessario che la corrente I_B sia più elevata che in zona lineare, in modo che

$$I_B > I_C / h_{FE} \quad [8]$$

in questo stato le tensioni del BJT di tipo npn presentano i seguenti valori tipici

$$V_{CEsat} = 0,2V \quad V_{BEsat} = 0,8V \quad [9]$$

Per il BJT di tipo pnp i valori tipici delle tensioni sono gli stessi, ma di segno opposto.

5.2 Stato off

Lo stato off si ottiene portando il BJT in interdizione: in questo caso infatti I_C come pure I_B possono essere considerate nulle. Per far questo è sufficiente che sia

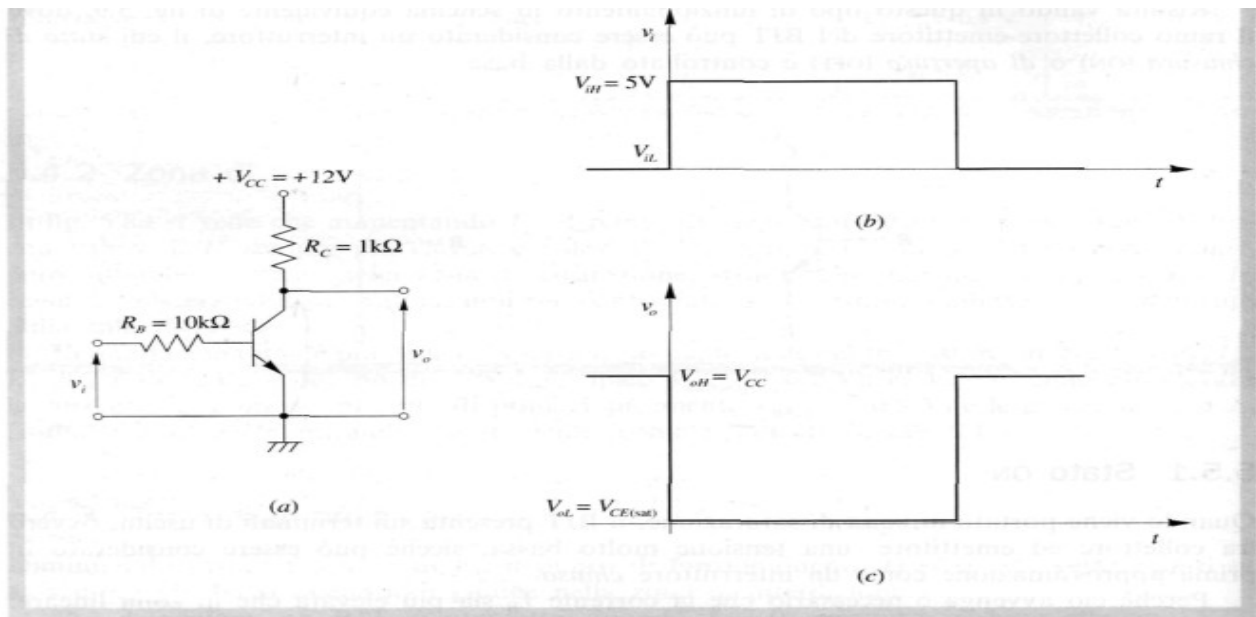
$$V_{BE} \leq 0 \quad [10]$$

Occorre tuttavia scegliere per V_{BE} valori non troppo negativi; infatti per valori inferiori a $-5...-7V$ si può verificare la rottura (breakdown) della giunzione. Ovviamente per i transistori pnp deve essere $V_{BE} \geq 0$.

ESEMPIO 4

Nel circuito di fig.10a il BJT, che presenta $h_{FE}=100$, è comandato da una tensione v_i , avente l'andamento ad onda quadra di fig.10b. Si determini lo stato del BJT in corrispondenza dei livelli alto e basso dell'ingresso e si disegni l'andamento della tensione d'uscita v_o .

Fig. 10 Il BJT usato come interruttore; e (b, c) forme d'onda della tensione di ingresso v_i e della tensione di uscita v_o .



SOLUZIONE

Allorché v_i si trova al livello alto $V_{iH} = 5\text{ V}$, si può assumere, ipotizzando lo stato di saturazione del BJT, $V_{CE(sat)} = 0,2\text{ V}$ e si calcola

$$I_C = \frac{V_{CC} - V_{CE(sat)}}{R_C} = \frac{12 - 0,2}{1} = 11,8\text{ mA}$$

Con $V_{BE} = V_{BE(sat)} = 0,8\text{ V}$ si determina poi

$$I_B = \frac{V_{iH} - V_{BE(sat)}}{R_B} = \frac{5 - 0,8}{10} = 420\text{ }\mu\text{A}$$

Essendo verificata l'eq. [5.8], ovvero

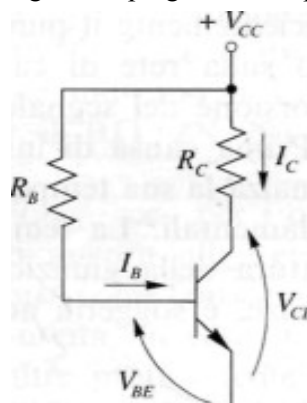
$$I_B > \frac{I_C}{h_{FE}} = \frac{11,8}{100} = 118\text{ }\mu\text{A}$$

viene confermata l'ipotesi iniziale, che suppone il BJT in saturazione. Al livello basso $v_i = V_{iL} = 0$, anche $V_{BE} = 0$ ed il BJT si trova in interdizione. Allora $I_B = I_C = 0$ e non scorrendo corrente in R_C , $v_o = V_{CE} = V_{CC} = 12\text{ V}$.

L'andamento di v_o è quindi a sua volta un'onda quadra, invertita rispetto a v_i e variabile fra i due livelli $V_{oL} = V_{CE(sat)} = 0,2\text{ V}$ e $V_{oH} = V_{CC} = 12\text{ V}$. fig.10c.

6 IL BJT in funzionamento lineare

Nell'impiego come amplificatore il BJT viene fatto funzionare, come si è detto, nella sua zona attiva o lineare, dove il segnale di ingresso può essere amplificato con una distorsione del tutto accettabile. Per portare il punto di lavoro in zona attiva vengono impiegate reti di polarizzazione di diverso tipo.



La più semplice è quella illustrata in fig.11, detta rete di polarizzazione fissa, dove un'unica batteria è in grado di polarizzare direttamente la giunzione base-emettitore e inversamente la giunzione base-collettore.

6.1 Determinazione del punto di lavoro

Il metodo più rapido per determinare il punto di funzionamento del BJT è senz'altro quello analitico. Ricordando che la tensione V_{BE} ai capi di una giunzione polarizzata direttamente tipicamente pari a 0.7V, dall'equazione alla maglia di ingresso si ricava

$$I_{BQ} = \frac{V_{CC} - V_{BEQ}}{R_B} = \frac{V_{CC} - 0,7}{R_B} \quad [5.11]$$

Nota h_{FE} del transistor, si ottiene poi

$$I_{CQ} = h_{FE} I_{BQ} \quad [12]$$

infine dall'equazione alla maglia di uscita si ricava

$$V_{CEQ} = V_{CC} - R_C I_{CQ} \quad [13]$$

ESEMPIO 5

Della rete di polarizzazione fissa di fig.11 si conoscono i valori di $R_B=560k$ di $R_C=2.2k$, $V_{CC}=12V$. Determinare con procedimento analitico il punto di funzionamento a riposo assumendo per il guadagno di corrente il valore $h_{FE}=150$.

SOLUZIONE

Mediante l'eq. [5.11] si ricava

$$I_{BQ} = (12 - 0,7) / 560 = 20 \mu A$$

Si determina quindi I_{CQ} (eq. [12])

$$I_{CQ} = 150 \times 0,02 = 3 \text{ mA}$$

Si ottiene infine, sfruttando l'equazione alla maglia di uscita (eq. [13])

$$V_{CEQ} = 12 - (2,2 \times 3) = 5,4 \text{ V}$$

Il punto di funzionamento a riposo Q risulta quindi specificato dai seguenti valori: $I_{BQ}=20\mu A$, $V_{BEQ}\sim 0.7V$, $I_{CQ}=3mA$, $V_{CEQ}=5,4V$.

6.2 Instabilità del punto di lavoro con la temperatura

La rete di polarizzazione fissa è semplice, ma poco usata perché non consente di stabilizzare sufficientemente il punto di lavoro Q del transistor; un eventuale spostamento di quest'ultimo sulla rete di carico può infatti provocare seri inconvenienti, quali ad esempio la distorsione del segnale amplificato.

Prima causa di instabilità è la temperatura. Infatti il BJT, lavorando, dissipa potenza e innalza la sua temperatura così da provocare variazioni del valore di alcuni suoi parametri fondamentali. La temperatura del BJT, indicata con T_j , corrisponde in pratica alla temperatura della giunzione base-collettore, che, essendo sede della maggior dissipazione di potenza, è soggetta ad un maggior riscaldamento.

7 Reti di polarizzazione automatica

Una rete di polarizzazione che offre una buona stabilità del punto di funzionamento del BJT è quella illustrata in fig.12, detta di polarizzazione automatica. Essa differisce da quella di polarizzazione fissa per la presenza sull'emettitore della resistenza R_E , il cui effetto è fondamentale. Si supponga infatti che una variazione di uno o più parametri del transistor provochi ad esempio un aumento di I_C . Aumenterà allora la caduta di tensione V_{BE} su R_E e di conseguenza I_B dovrà diminuire, contrastando così l'aumento ipotizzato di I_C .

Esaminando la maglia di ingresso della rete di polarizzazione di fig.12, si intuisce abbastanza facilmente che l'effetto stabilizzante di R_E risulta tanto più efficace quanto minore è il rapporto R_B/R_E . Tuttavia il valore di R_B è vincolato da quello di I_B , che è molto piccolo, per cui oltre un certo limite di stabilizzazione non si può andare.

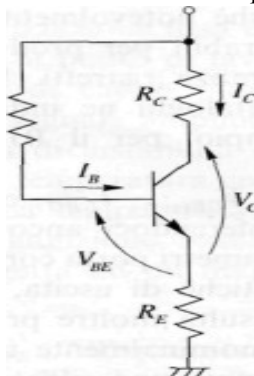


Fig.12 Rete di polarizzazione automatica

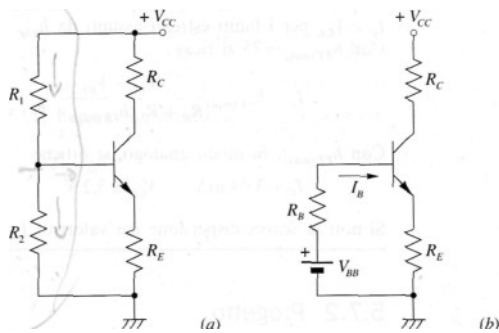


Fig. 13 (a) Rete di polarizzazione automatica a partitore e (b) sua trasformazione mediante il teorema di Thevenin.

Supera questi inconvenienti la rete di polarizzazione automatica a partitore illustrata Fig13a, in cui la polarizzazione della e base-emettitore è ottenuta dal partitore di ingresso. E questa la rete di polarizzazione per BJT più completa e diffusa.

7.1 Analisi

La soluzione analitica della rete a partitore risulta semplice se si applica il teorema di Thevenin fra base e massa effettuando la trasformazione illustrata in fig.13b, dove

$$R_B = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2} \quad V_{BB} = V_{CC} \frac{R_2}{R_1 + R_2} \quad [14]$$

Confrontando lo schema di fig.13b con quello precedente di fig.12 si nota che in quest'ultimo la tensione V_{BB} che genera I_B è decisamente minore di V_{CC} e di valore non prefissato, il che consente di stabilire valori di R_B sufficientemente bassi, tali da rendere piccolo il rapporto R_B/R_E e quindi elevata la stabilità del punto di funzionamento.

Per la determinazione di quest'ultimo, al solito, si ricava I_B dalla maglia di ingresso del circuito di fig.13b, quindi si ottiene $I_C = h_{FE} I_B$ e, dalla maglia di uscita, si perviene il valore di V_{CE} , (vedi eq. [5.11], [12] e [13]).

ESEMPIO 6

Il circuito di fig.13a viene alimentato con tensione $V_{CC} = 12V$. Sono noti inoltre i valori dei resistori: $R_1 = 24k$, $R_2 = 4.7k$, $R_C = 1,8k$, $R_E = 0,39k$. Si determini il punto di funzionamento a riposo Q assumendo $h_{FE} = 150$.

SOLUZIONE

Il circuito può essere trasformato utilizzando Thevenin come illustrato nella fig.13b e Si ha (eq. [14])

$$V_{BB} = V_{CC} \frac{R_2}{R_1 + R_2} = 12 \frac{4,7}{24 + 4,7} = 1,96 \text{ V} \quad ; \quad R_B = \frac{R_1 R_2}{R_1 + R_2} = 3,93 \text{ k}\Omega$$

Dall'equazione alla maglia di ingresso

$$V_{BB} = R_B I_B + V_{BE} + R_E I_E = R_B I_B + V_{BE} + R_E (h_{FE} + 1) I_B$$

si ricava I_B e quindi I_C

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + R_E (h_{FE} + 1)} = \frac{1,96 - 0,7}{3,93 + (0,39 \times 151)} = 0,02 \text{ mA}$$

$$I_C = h_{FE} I_B = 150 \times 0,02 = 3 \text{ mA}$$

Si calcola infine V_{CE} sfruttando l'equazione alla maglia di uscita

$$V_{CE} = V_{CC} - R_C I_C - R_E I_E \approx V_{CC} - (R_C + R_E) I_C = 12 - (1,8 + 0,39) 3 \approx 5,4 \text{ V}$$

Si ha pertanto per il punto di funzionamento Q. $I_{BQ} = 20 \text{ uA}$, $I_{CQ} = 3 \text{ mA}$, $V_{CEQ} = 5,4 \text{ V}$.

7.2 Progetto

Fra i vari metodi di progetto, due in particolare associano alla rapidità di esecuzione un buon grado di adattabilità alla maggior parte dei casi pratici.

1° Metodo. Si articola nelle seguenti fasi:

1. si stabilisce il valore di I_{CQ} ;

2. si pone $V_{CEQ} \leq V_{CC}/2$ per impedire il verificarsi della fuga termica;
3. si pone la caduta di tensione $V_{RE} \sim 1/10 V_{CC}$ (normalmente 1..3V), ricavando $R_E \sim V_{RE}/I_{CQ}$;
4. si ottiene R_B fissando il rapporto $R_B/R_E=5..10$. Valori di quest'ordine assicurano un'ottima stabilità; ma si possono scegliere valori del rapporto tra 20..30;
5. dopo aver ricavato $I_{BQ}=I_{CQ}/h_{FE}$, si ricava V_{BB} dalla equazione alla maglia di ingresso (vedi fig.13b)

$$V_{BB}=R_B I_{BQ}+V_{BEQ}+V_{RE} \quad [15]$$
6. si ottengono i valori di R_1 , e R_2 dal sistema delle eq. [14]

$$R_1=V_{CC}R_B/V_{BB} \quad R_2=V_{CC}R_B/(V_{CC}-V_{BB}) \quad [16]$$

7. si ricava infine dall'equazione alla maglia di uscita

$$R_C=(V_{CC}-V_{CEQ}-V_{RE})/I_{CQ} \quad [17]$$

2° Metodo. Ripete i punti 1,2,3 del metodo precedente. Successivamente

4. si ricava $V_B = V_{RE} + V_{BEQ} = V_{RE} + 0,7 V$;
5. si rende la corrente I_{BQ} trascurabile rispetto alla corrente nel partitore, imponendo $I_{R1} \sim I_{R2} \gg I_{BQ}$ (da 10 a 100 volte);
6. si ricavano R_1 e R_2 secondo le relazioni

$$R_1=(V_{CC}-V_B)/I_{R1} \quad R_2=V_B/I_{R2} \quad [18]$$

7. al solito si determina R_C dalla maglia di uscita secondo l'eq. [17].

ESEMPIO 7

Si dimensiona, impiegando entrambi i metodi di progetto sopra esposti, il circuito con polarizzazione automatica a partitore di fig.13b sapendo che $V_{CC}=15V$, che il BJT presenta $h_{FE}=200$ ed il suo punto di funzionamento è caratterizzato da $I_{CQ}=1mA$ e $V_{CEQ}=7V$.

SOLUZIONE

Con il 1° metodo si impone $V_{Re} \approx 1/10 V_{CC} = 1,5 V$, da cui

$$R_E \approx \frac{V_{Re}}{I_{CQ}} = \frac{1,5}{1} = 1,5 \text{ k}\Omega$$

Scegliendo $R_B/R_E = 10$, si ottiene $R_B = 15 \text{ k}\Omega$. Dalla eq. [5.15], dopo aver ricavato $I_{BQ} = I_{CQ}/h_{FE} = 5 \mu A$, si ottiene

$$V_{BB} = R_B I_{BQ} + V_{BE} + V_{Re} = 15 \times 0,005 + 0,7 + 1,5 = 2,27 V$$

Dalle eq. [5.16] si calcolano

$$R_1 = \frac{V_{CC}}{V_{BB}} R_B = \frac{15}{2,27} \times 15 = 99,1 \text{ k}\Omega$$

$$R_2 = \frac{V_{CC}}{V_{CC} - V_{BB}} R_B = \frac{15}{15 - 2,27} \times 15 = 17,7 \text{ k}\Omega$$

Infine dalla eq. [5.17] si ricava

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{Re}}{I_{CQ}} = \frac{15 - 7 - 1,5}{1} = 6,5 \text{ k}\Omega$$

Seguendo il 2° metodo, fermi restando i valori di $V_{Re} = 1,5 V$, $R_E = 1,5 \text{ k}\Omega$, $I_{BQ} = 5 \mu A$ e $R_C = 6,5 \text{ k}\Omega$, si ottiene dal punto d)

$$V_B = V_{Re} + V_{BEQ} = 1,5 + 0,7 = 2,2 V$$

Imponendo $I_{R1} = I_{R2} = 40 I_{BQ} = 200 \mu A$ (vedi punto e) dalle eq. [5.18] si calcolano

$$R_1 = \frac{V_{CC} - V_B}{I_{R1}} = \frac{15 - 2,2}{0,2} = 64 \text{ k}\Omega$$

$$R_2 = \frac{V_B}{I_{R2}} = \frac{2,2}{0,2} = 11 \text{ k}\Omega$$

Con le scelte operate, il secondo metodo, a spese di un leggero aumento della corrente nel partitore, garantisce una maggiore stabilità, essendo $R_B=R_1//R_2$ più bassa, esattamente 9.4k anziché 15k.

8 Il transistor JFET

La struttura di principio di un JFET a canale n è illustrata in fig.1a. Una barretta di semiconduttore (silicio) drogato n reca alle due estremità i terminali di source (S) e di drain (D) e presenta secondo la lunghezza due zone diffuse ad elevato drogaggio p+, collegate al terminale di gate (G). Viene così individuato fra drain e source un canale di tipo n, che forma con le zone diffuse una giunzione pn.

In condizioni di normale funzionamento la giunzione viene polarizzata inversamente e fra drain e source viene a scorrere una corrente, detta di drain (I_D), la cui intensità è controllata dalla tensione V_{GS} fra gate e source.

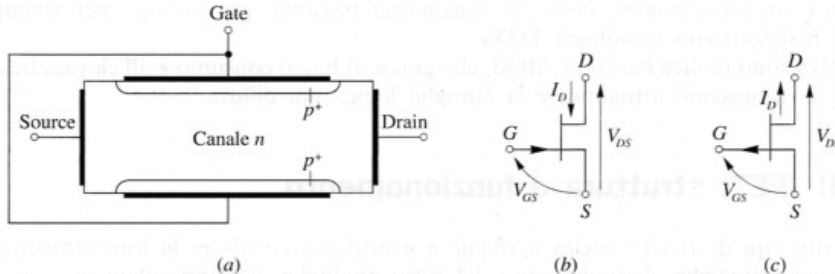


Fig.1 Struttura di un JFET a canale n; (b)simbolo del JFET a canale n e (c) a canale p.

Nel JFET a canale p la barretta è di tipo p e le diffusioni di tipo n+. In fig.1b e sono riportati rispettivamente i simboli del JFET a canale n e di quello a canale p con il verso effettivo della corrente I_D e le tensioni dei terminali riferite al source (V_{GS} e V_{DS}).

1 Funzionamento

Risulta più agevole comprendere il funzionamento del JFET osservando le sue caratteristiche di uscita, riportate per un JFET a canale n in fig.2. Si consideri la curva $V_{GS}=0$ e si proceda per valori di V_{DS} crescenti a partire da 0. Per bassi valori di V_{DS} il canale presenta un comportamento puramente resistivo, cioè la corrente I_D , che fluisce in esso, cresce proporzionalmente alla tensione V_{DS} presente ai suoi capi. Lungo il canale si stabilisce una distribuzione di potenziale sempre più positivo procedendo dal source al drain, che provoca la polarizzazione inversa della giunzione, più intensa dalla parte del drain, dove più forte è la differenza di potenziale, meno intensa dalla parte del source.

Come è noto, a cavallo di una giunzione polarizzata inversamente si genera una zona di svuotamento tanto più estesa quanto più elevata è la polarizzazione inversa. Nel caso del JFET la zona di svuotamento, a causa della diversa densità di drogaggio fra zona p+ e zona n, si estende essenzialmente nel canale, penetrando più a fondo verso il drain, dove la polarizzazione inversa è più intensa, come si vede in fig.3a dove, per semplicità grafica si è ommesso il collegamento fra le due zone di gate. All'aumentare di V_{DS} , mantenendo sempre $V_{GS} = 0$, la zona di svuotamento si estende, il canale si restringe e la I_D aumenta ancora, ma sempre più blandamente a causa della sezione sempre più ridotta del canale. Si è in corrispondenza del tratto fortemente incurvato della caratteristica.

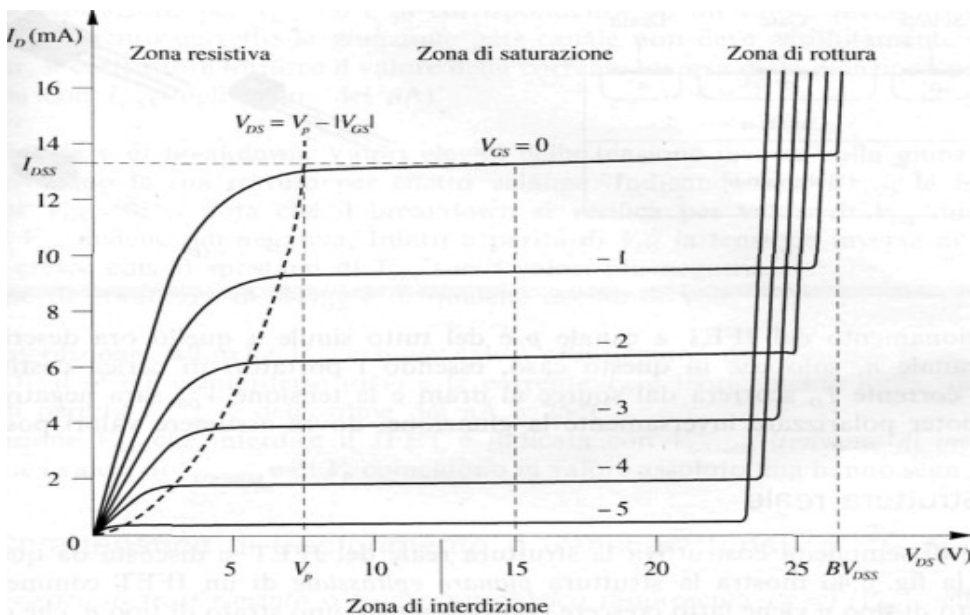


Fig. 2 Caratteristiche d'uscita di un JFET a canale n.

Quando la tensione di polarizzazione inversa tra drain e gate, che nel caso di $V_{GS}=0$ coincide con V_{DS} , raggiunge la tensione di pinch-off o di strozzamento V_p , la larghezza del canale raggiunge il suo minimo. Per quanto V_{DS} aumenti, la sezione del canale e la velocità delle cariche rimangono pressoché costanti; si estende unicamente la zona interessata dallo strozzamento, come è indicato in fig.3b. Pertanto la corrente I_D , la cui intensità dipende dalla sezione del canale e dalla velocità delle cariche, raggiunge la saturazione e rimane sostanzialmente costante.

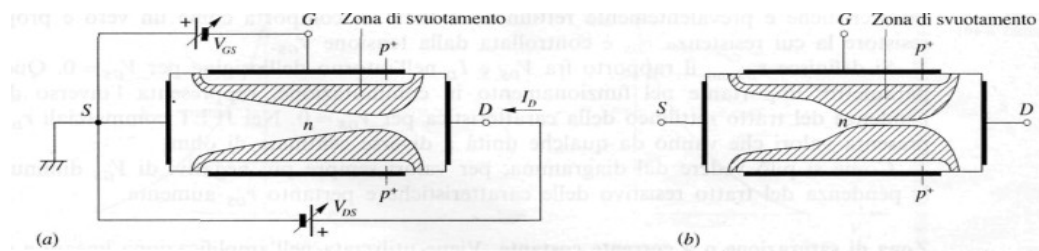


Fig.3 Restringimento del canale prima (a) e (b) dopo lo strozzamento (pinch-off).

Polarizzando negativamente il gate (ad es. con $V_{GS}=-1V$), la zona di svuotamento inizia a formarsi già con $V_{DS}=0$, per cui nella zona a comportamento resistivo la I_D aumenta con la V_{DS} in modo meno deciso di prima ed il canale presenta, pertanto, una resistenza maggiore. Inoltre la tensione di strozzamento V_P viene raggiunta per una V_{DS} inferiore a prima.

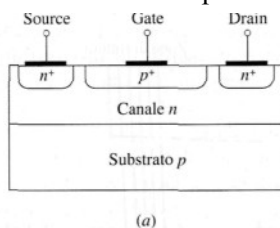
Si viene così ad ottenere una famiglia di caratteristiche individuate ciascuna da un valore della tensione V_{GS} . In fig.2 è tratteggiata la curva luogo dei punti in cui viene raggiunto per le varie caratteristiche lo strozzamento del canale. Come si vede, all'aumentare in valore assoluto di V_{GS} , diminuisce il valore della tensione V_{DS} di strozzamento secondo la relazione $V_{DS} = V_P - |V_{GS}|$

Se V_{GS} diviene tanto negativa da provocare lo strozzamento del canale già con $V_{DS}=0$, la corrente I_D sarà nulla per qualsiasi valore di V_{DS} . Da quanto detto si deduce che tale valore di V_{GS} , indicato con $V_{GS(off)}$ coincide in valore assoluto con V_P , ma ha segno opposto.

Il funzionamento del JFET a canale p è del tutto simile a quello ora descritto per il JFET a canale n, solo che in questo caso, essendo i portatori di carica costituiti dalle lacune, la corrente I_D scorrerà dal source al drain e la tensione V_{DS} sarà negativa. Invece V_{GS} , per poter polarizzare inversamente la giunzione, dovrà assumere valori positivi.

1.1 Struttura reale

Per motivi di semplicità costruttiva la struttura reale del JFET si discosta da quella sopra illustrata



2 Caratteristiche e parametri statici

Le curve caratteristiche fondamentali per comprendere il funzionamento del JFET sono le caratteristiche di uscita e la transcaratteristica.

2.1 Caratteristiche di uscita

Le caratteristiche di uscita rappresentano l'andamento di I_D in funzione di V_{DS} per valori costanti di V_{GS} . La fig.2, riporta le caratteristiche di uscita di un JFET a canale n, nel piano delle quali è possibile individuare alcune zone particolari.

Zona resistiva. È caratterizzata da bassi valori di V_{DS} ed è delimitata dalla curva in corrispondenza della quale inizia lo strozzamento del canale. In questa zona l'andamento delle caratteristiche è prevalentemente rettilineo; il JFET si comporta come un vero e proprio resistore la cui resistenza r_{DS} è controllata dalla tensione V_{GS} .

Si definisce $r_{DS(on)}$ il rapporto fra V_{DS} e I_D per $V_{GS}=0$. Questo parametro, importante nel funzionamento in commutazione, rappresenta l'inverso della pendenza del tratto rettilineo della caratteristica per $V_{GS}=0$.

Come si può vedere dal diagramma, per valori sempre più negativi di V_{GS} diminuisce la pendenza del tratto resistivo delle caratteristiche e pertanto r_{DS} aumenta.

Zona di saturazione. Viene utilizzata nell'amplificazione lineare e corrisponde alla zona in cui le caratteristiche sono all'incirca orizzontali e I_{DS} è sostanzialmente costante e indipendente da V_{DS} . I manuali forniscono il valore di I_{DSS} ovvero il valore della I_D di saturazione per $V_{GS}=0$ e in corrispondenza ad un valore precisato di V_{DS} . In funzionamento corretto la giunzione gate-canale non deve assolutamente entrare in conduzione; il costruttore fornisce il valore della corrente inversa della giunzione per $V_{GS}=0$, indicandola con I_{GSS} (dell'ordine dei nA).

Zona di breakdown. Valori elevati della tensione inversa sulla giunzione gate-canale provocano la sua rottura per effetto valanga. Indicando con BV_{DSS} la tensione di rottura per $V_{GS}=0$, si nota che il breakdown si verifica per valori di V_{DS} minori, man mano che V_{GS} diviene più negativa. Infatti a parità di V_{DS} la tensione inversa ai capi della giunzione cresce con lo spostarsi di V_{GS} verso valori più negativi. L'ordine di grandezza di BV_{DSS} è di qualche decina di volt.

Zona di interdizione. V_{GS} assume valori così negativi da strozzare il canale anche con $V_{DS}=0$, il JFET è interdetto (off) e la corrente I_D è teoricamente nulla. La tensione V_{GS} che interdice il JFET è indicata con $V_{GS(off)}$ (V di interdizione). $V_{GS(off)}$, V_P coincidono in valore assoluto, ma hanno segno opposto.

2.2 Caratteristica di trasferimento o transcaratteristica

La caratteristica di trasferimento o transcaratteristica rappresenta $I_D=f(V_{GS})$ nella zona di saturazione in corrispondenza ad uno specificato valore di V_{DS} . Al variare di V_{DS} la curva non cambia sostanzialmente. Dalla fig.5a, valida per un JFET a canale n, si nota l'andamento. La I_D e la V_{GS} sono legate con buona approssimazione dalla relazione

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

[1]

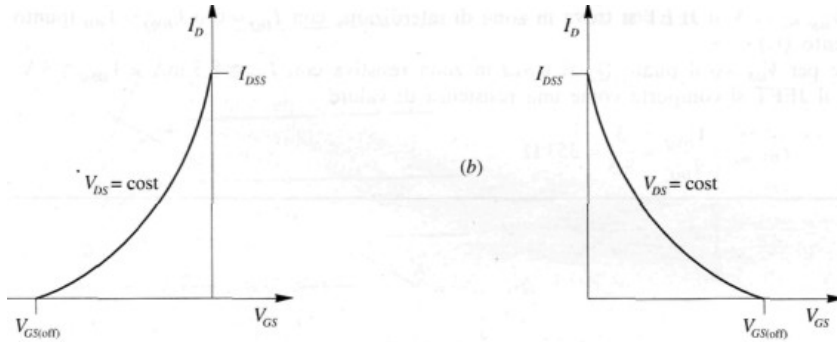
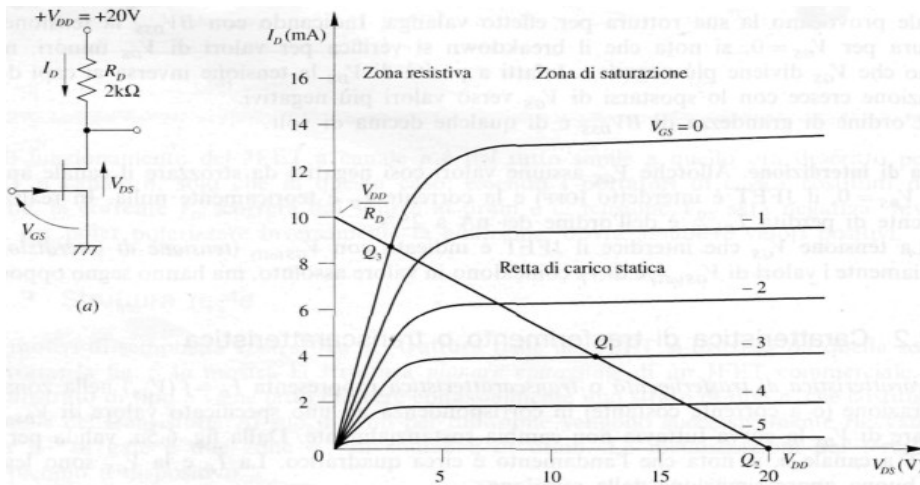


Fig.5 Caratteristica di trasferimento di un JFET: (a) a canale n e (b) a canale p.

In fig. 5b è illustrata la caratteristica di trasferimento di un JFET a canale p. L'andamento della curva è analogo al precedente. Cambiano però il segno di V_{GS} , che in questo caso è positivo, e il verso di I_D che ora è uscente dal drain e non entrante.

ESEMPIO 1

Il JFET impiegato nel circuito di fig.6a presenta le caratteristiche di uscita illustrate in fig.6b. Sapendo che $V_{DD}=20V$ e $R_D=2k$ determinare graficamente il punto di funzionamento del transistorore per i seguenti tre valori $V_{GS}=-3V, -7V, 0$.



SOLUZIONE

Innanzitutto occorre tracciare la *retta di carico statica*; le sue intersezioni con gli assi del diagramma di uscita sono rispettivamente

$$\begin{aligned} I_D = 0 & \quad V_{DS} = V_{DD} = 20 \text{ V} \\ V_{DS} = 0 & \quad I_D = \frac{V_{DD}}{R_D} = \frac{20}{2} = 10 \text{ mA} \end{aligned}$$

Per $V_{GS} = -3 \text{ V}$ il punto di funzionamento Q_1 cade in zona di saturazione o lineare e presenta coordinate $I_{DQ} \cong 4 \text{ mA}$ e $V_{DSQ} \cong 12 \text{ V}$.

Per $V_{GS} = -7 \text{ V}$ il JFET si trova in zona di interdizione con $I_{DQ} = 0$ e $V_{DSQ} = V_{DD}$ (punto di funzionamento Q_2).

Infine per $V_{GS} = 0$ il punto Q_3 si trova in zona resistiva con $I_{DQ} \cong 8,5 \text{ mA}$ e $V_{DSQ} \cong 3 \text{ V}$. In questa zona il JFET si comporta come una resistenza di valore

$$r_{DS(on)} = \frac{V_{DSQ}}{I_{DQ}} = \frac{3}{8,5} = 353 \Omega$$

3 Il JFET come interruttore

Le fig.7 sono riportati i circuiti base di commutazione rispettivamente per un JFET a canale n e a canale p. Le correnti I_D sono indicate con il verso reale di scorrimento.

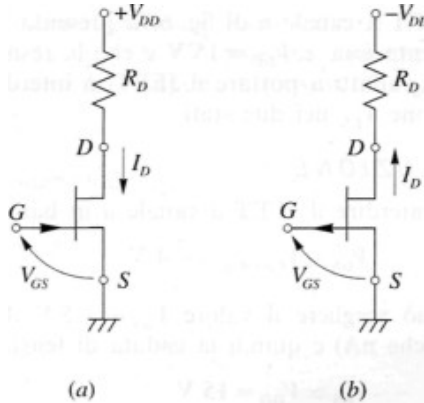


Fig.7 Circuiti base di commutazione per JFET: a canale n e a canale p.

Interdizione. Per portare un JFET in interdizione (off) occorre, che sia:

$$\begin{aligned} V_{GS} < V_{GS(\text{off})} & \quad \text{JFET a canale n} \\ V_{GS} < V_{GS(\text{off})} & \quad \text{JFET a canale p} \end{aligned} \quad [2]$$

In fig.8a sono riportate le caratteristiche di uscita e la retta di carico. In interdizione il punto di lavoro si porta in A, a cui corrisponde una $I_D \sim 0$ e quindi una $V_{DS} \sim V_{DD}$.

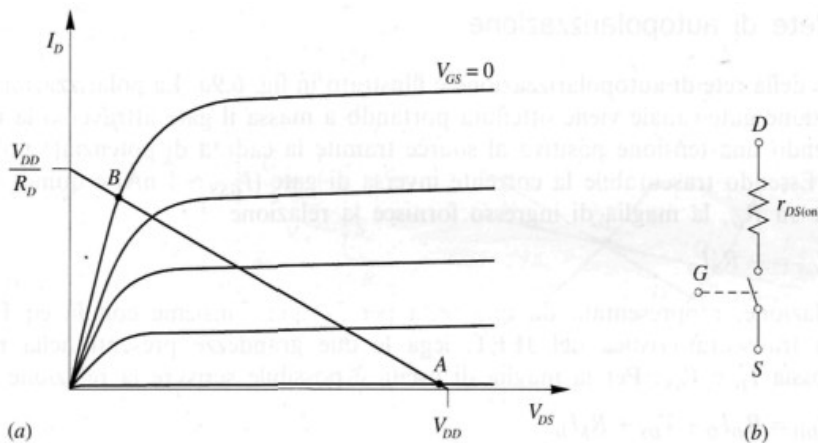


Fig.8 (a) Punti di lavoro del JFET in funzionamento on-off; (b) schema equivalente del JFET in funzionamento on-off.

Condizione. Ponendo $V_{GS}=0$ il JFET entra nella zona di massima conduzione (ON). Sulle caratteristiche di fig.8a il punto di funzionamento si sposta in B. Se il carico R_D è di valore sufficientemente elevato da far lavorare il JFET nella zona a resistenza costante, quest'ultimo si comporta come un resistore di valore $r_{DS(\text{on})}$. È possibile allora rappresentare il JFET con lo schema equivalente di fig.8b. Nello stato di conduzione l'interruttore è chiuso (on), nello stato di interdizione l'interruttore è aperto (off). La resistenza $r_{DS(\text{on})}$ mediante la relazione:

$$r_{DS(\text{on})} = -\frac{V_{GS(\text{off})}}{2 I_{DSS}} \quad [6.3]$$

ESEMPIO 2 : Il JFET a canale n di fig.7a presenta $I_{DSS}=20\text{mA}$ e $V_{GS(\text{off})}=-4\text{V}$. $V_{DD}=15\text{V}$, $R_D=10\text{k}$. si chiede di stabilire i valori di V_{GS} adatti a portare il JFET in interdizione (off) e in piena conduzione (on) e di determinare la V_{DS} nei due stati.

SOLUZIONE

Per interdire il JFET a canale n in base all'eq. [6.2] è necessario che

$$V_{GS} < V_{GS(off)} = -4 \text{ V}$$

Si può scegliere il valore $V_{GS} = -5 \text{ V}$. Considerando trascurabile la corrente I_D del JFET in OFF (qualche nA) e quindi la caduta di tensione su R_D , risulta

$$V_{DS} \simeq V_{DD} = 15 \text{ V}$$

Per portare in piena conduzione il JFET si pone $V_{GS} = 0$. Nell'ipotesi che il JFET, con la resistenza R_D indicata, si porti in zona resistiva, dall'eq. [6.3] si ricava

$$r_{DS(on)} = -\frac{V_{GS(off)}}{2I_{DSS}} = -\frac{-4}{2 \times 20 \times 10^{-3}} = 100 \Omega$$

La corrente I_D vale allora

$$I_D = \frac{V_{DD}}{r_{DS(on)} + R_D} = \frac{15}{0,1 + 10} \simeq 1,5 \text{ mA}$$

Il valore di I_D , molto inferiore a quello corrispondente alla zona di saturazione ($I_{DSS} = 20 \text{ mA}$), conferma che il punto di funzionamento del JFET si trova effettivamente in zona resistiva. Infine per la tensione di uscita V_{DS} si ottiene

$$V_{DS} = r_{DS(on)} I_D = 100 \times 1,5 \times 10^{-3} = 0,15 \text{ V}$$

4 Polarizzazione del JFET

Per far funzionare il JFET come amplificatore lineare occorre per prima cosa polarizzarlo con tensioni continue in modo che il punto di funzionamento a riposo Q si porti nella zona di saturazione o a corrente costante delle sue caratteristiche di uscita. A questo scopo vengono utilizzate essenzialmente due reti di polarizzazione, quella di autopolarizzazione e quella mista.

4.1 Rete di autopolarizzazione

Lo schema della rete di autopolarizzazione è illustrato in fig.9a. La polarizzazione inversa della giunzione gate-canale viene ottenuta portando a massa il gate attraverso la resistenza R_G e fornendo una tensione positiva al source tramite la caduta di potenziale prodotta da I_D su R_S . Essendo trascurabile la corrente inversa di gate e quindi la caduta di tensione su R_G , la maglia di ingresso fornisce la relazione

$$V_{GS} = -R_S I_D \quad [4]$$

Questa relazione, rappresentata da una retta per l'origine, insieme con la eq. [1], che esprime la caratteristica del JFET, lega le due grandezze presenti nella maglia di ingresso, ossia I_D e V_{GS} . Per la maglia di uscita è possibile scrivere la relazione

$$V_{DD} = R_D I_D + V_{DS} + R_S I_D \quad [5]$$

che fissa il legame fra I_D e la tensione di uscita V_{DS} .

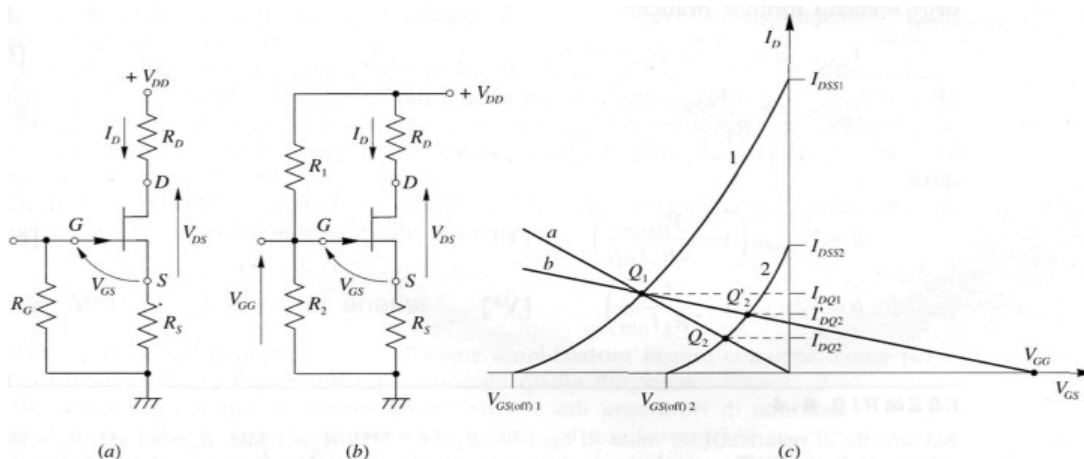


Fig.9 Rete di autopolarizzazione (a); rete mista(b); disposizione del punto di funzionamento (c).

Esempio 3:

Nel circuito di autopolarizzazione di fig. 6.9a la tensione di alimentazione è $V_{DD} = 15 \text{ V}$ ed il JFET è lo stesso dell'Esempio 6.2, ossia presenta $I_{DSS} = 20 \text{ mA}$ e $V_{GS(off)} = -4 \text{ V}$. Volendo polarizzare il JFET in modo che $I_{DQ} = 7 \text{ mA}$ e $V_{DSQ} = 9 \text{ V}$, si determinino i valori dei componenti resistivi del circuito.

SOLUZIONE

Dall'eq. [6.1] si ricava il valore di V_{GSQ} nel punto di funzionamento

$$V_{GSQ} = V_{GS(off)} \left(1 - \sqrt{\frac{I_{DQ}}{I_{DSS}}} \right) = -4 \left(1 - \sqrt{\frac{7}{20}} \right) = -1,63 \text{ V}$$

Pertanto in base all'eq. [6.4] si ottiene

$$R_S = -\frac{V_{GSQ}}{I_{DQ}} = -\frac{-1,63}{7 \times 10^{-3}} = 230 \text{ } \Omega$$

Dall'eq. [6.5] si calcola infine

$$R_D = \frac{V_{DD} - V_{DSQ} - R_S I_{DQ}}{I_{DQ}} = \frac{15 - 9 - 1,63}{7 \times 10^{-3}} = 620 \text{ } \Omega$$

4.2 Rete di polarizzazione mista

Come si è detto le caratteristiche di trasferimento del JFET presentano generalmente una notevole dispersione; per transistori con la stessa sigla possono valere ad es. le due curve 1 e 2 disegnate in fig.9c. Poiché nella rete di autopolarizzazione il punto di funzionamento del JFET è individuato dall'intersezione della transcaratteristica con la retta a rappresentante l'eq. [4], a causa della dispersione i possibili punti di funzionamento saranno compresi fra i punti limite Q1 e Q2, che corrispondono I_{DQ1} , e I_{DQ2} e V_{DS} piuttosto disperse. Questa condizione di solito non può essere accettata. Di norma interessa avere correnti di riposo le più uniformi possibile e non sempre la rete di autopolarizzazione è in grado di soddisfare questa esigenza.

Una rete che assicura una minore dispersione dei valori è quella a polarizzazione mista di fig. 6.9b, in cui accanto alla resistenza R_S di autopolarizzazione viene inserita anche una tensione V_{GG} di polarizzazione del gate, ottenuta tramite il partitore $R_1 R_2$.

In questo caso infatti la maglia di ingresso fornisce la relazione

$$V_{GS} = V_{GG} - R_S I_D \quad [6]$$

rappresentata in fig.9c dalla retta b passante non più per l'origine, ma per il punto V_{GG} . Come si può notare dal disegno, i nuovi punti di funzionamento Q1 e Q'2, a causa della minor pendenza della retta, forniscono correnti di riposo limite I_{DQ1} , e I_{DQ2} più vicine fra di loro, riducendo così la possibilità di dispersione dei valori.

Influenza della temperatura. In generale nei FET l'influenza della temperatura non è così problematica come per i BJT.

4.3 Analisi

Nel procedimento di analisi si fa riferimento alla rete di polarizzazione mista di fig.9b, perché più completa. Le formule ricavate valgono anche per la rete di autopolarizzazione ponendo $V_{GG}=0$. Per la determinazione del punto di funzionamento del JFET occorre innanzi tutto ricavare I_{DQ} e V_{GSQ} risolvendo il sistema costituito dalle equazioni della transcaratteristica (eq. [1]) e della retta di carico (eq. [6]):

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

dove $V_{GG} = V_{DD} R_2 / (R_1 + R_2)$

Si passa poi a determinare la V_{DSQ} tramite l'equazione alla maglia di uscita

$$V_{DSQ} = V_{DD} - (R_D + R_S) I_{DQ} \quad [6.8]$$

Osservazioni. Per la risoluzione del sistema costituito dalle eq. [6.7] può essere utile valersi delle seguenti formule pratiche

$$V_{GSQ} = a + \sqrt{a^2 - b} \quad [6.9]$$

$$I_{DQ} = \frac{V_{GG} - V_{GSQ}}{R_S} \quad [6.10]$$

dove

$$a = V_{GS(off)} \left(1 - \frac{V_{GS(off)}}{2R_S I_{DSS}} \right) \quad [V] \quad [6.11]$$

$$b = V_{GS(off)}^2 \left(1 - \frac{V_{GG}}{R_S I_{DSS}} \right) \quad [V^2] \quad [6.12]$$

ESEMPIO 4: Nel circuito di polarizzazione mista di fig.9b, $R_1=6.8\text{M}$, $R_2=1\text{M}$, $R_S=9,1\text{k}$, $R_D=18\text{k}$ e $V_{DD}=15\text{V}$. Il JFET ha i seguenti parametri: $I_{DSS}=1\text{mA}$ e $V_{GS(off)}=-1,2\text{V}$. Si determini il punto di funzionamento del transistoro.

SOLUZIONE

Dopo aver ricavato $V_{GG} = V_{DD} R_2 / (R_1 + R_2) = 15 \times 1 / (6,8 + 1) = 1,92\text{ V}$, si calcolano a e b tramite le eq. [6.11] e [6.12]

$$a = V_{GS(off)} \left(1 - \frac{V_{GS(off)}}{2R_S I_{DSS}} \right) = -1,2 \left(1 - \frac{-1,2}{2 \times 9,1 \times 1} \right) = -1,28\text{ V}$$

$$b = V_{GS(off)}^2 \left(1 - \frac{V_{GG}}{R_S I_{DSS}} \right) = (-1,2)^2 \left(1 - \frac{1,92}{9,1 \times 1} \right) = 1,14\text{ V}^2$$

Utilizzando le eq. [6.9] e [6.10] si ottengono

$$V_{GSQ} = a + \sqrt{a^2 - b} = -1,28 + \sqrt{(-1,28)^2 - 1,14} = -0,57\text{ V}$$

$$I_{DQ} = \frac{V_{GG} - V_{GSQ}}{R_S} = \frac{1,92 - (-0,57)}{9,1} = 0,27\text{ mA}$$

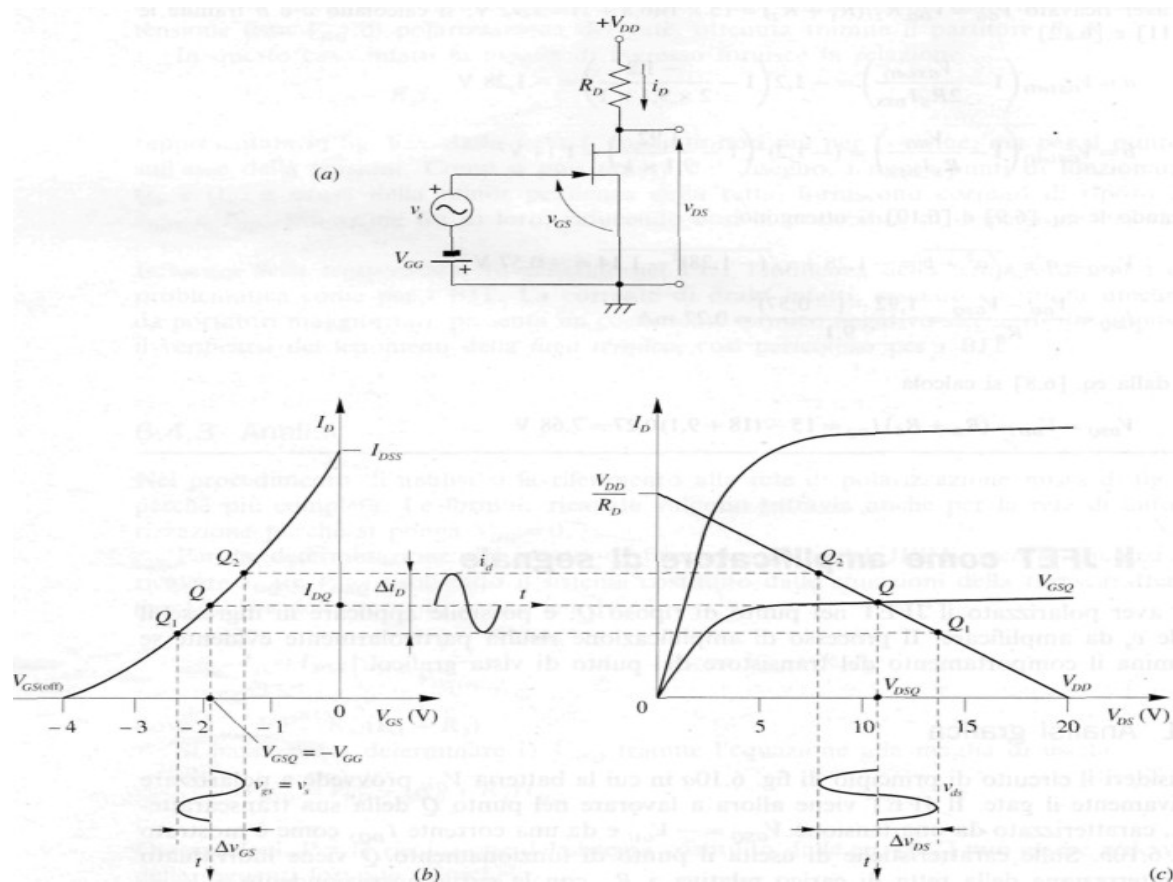
Infine dalla eq. [6.8] si calcola

$$V_{DSQ} = V_{DD} - (R_D + R_S) I_{DQ} = 15 - (18 + 9,1) 0,27 = 7,68\text{ V}$$

5 II JFET come amplificatore di segnale

Dopo aver polarizzato il JFET nel punto di riposo Q , è possibile applicare in ingresso il segnale v_s da amplificare. Il processo di amplificazione risulta particolarmente evidente se si esamina il comportamento del transistoro dal punto di vista grafico.

5.1 Analisi grafica



5.2

Fig.10 Funzionamento dinamico del JFET: (a) circuito di principio; (b) la transcaratteristica; (c) le caratteristiche di uscita.

Si consideri il circuito di principio di fig. 10a in cui la batteria V_{GG} provvede a polarizzare negativamente il gate. Il JFET viene allora a lavorare nel punto Q della sua transcaratteristica, caratterizzato da una tensione $V_{GSQ}=-V_{GG}$ e da una corrente I_{DQ} , come è mostrato in fig.10b. Sulle caratteristiche di uscita il

punto di funzionamento Q viene individuato dalla intersezione della retta di carico relativa a R_D con la curva corrispondente a V_{GSQ} , come è illustrato in fig.10c.

A questo punto si sovrappone a V_{GG} il segnale sinusoidale v_s . Come si vede nel disegno, il punto di funzionamento si sposterà allora periodicamente da Q_1 a Q_2 generando i segnali i_d e v_{ds} sinusoidali. Si noti in particolare come il segnale di uscita v_d , risulti amplificato rispetto al segnale di ingresso v_{gs} e sfasato di 180° .

Il JFET è in grado di svolgere sul segnale un'azione amplificatrice analoga al BJT, anche se più debole.

5.2 Metodo generale di analisi

Nell'analisi del funzionamento del JFET come amplificatore lineare conviene, come per il BJT, distinguere il suo *funzionamento statico* da quello *dinamico*.

Nel funzionamento statico si considerano attivi i soli generatori di continua, mentre i generatori di segnale vanno cortocircuitati. I condensatori sono circuiti aperti. L'analisi statica consente di individuare i valori delle tensioni V_{GSQ} e V_{DSQ} e della corrente I_{DQ} relative al punto di funzionamento a riposo.

Nel funzionamento dinamico risultano attivi i soli generatori di segnale. I condensatori sono considerati cortocircuitati ed il JFET viene sostituito con il suo modello equivalente per piccoli segnali. L'analisi dinamica fornisce i valori della amplificazione di tensione e delle impedenze di ingresso e di uscita.

Risulta chiaro che il comportamento complessivo dell'amplificatore risulta dalla sovrapposizione dei due funzionamenti parziali.

9 Il MOS: struttura e funzionamento

Nei MOSFET o *transistori ad effetto di campo* il gate è isolato dal canale da uno strato di ossido. Si viene così a costituire una stratificazione di materiali che dà il nome al dispositivo: Metallo del terminale di gate, Ossido isolante e Semiconduttore del canale. Esistono i MOS *ad arricchimento* e i MOS *a svuotamento*; per entrambi il canale può essere di tipo n o di tipo p .

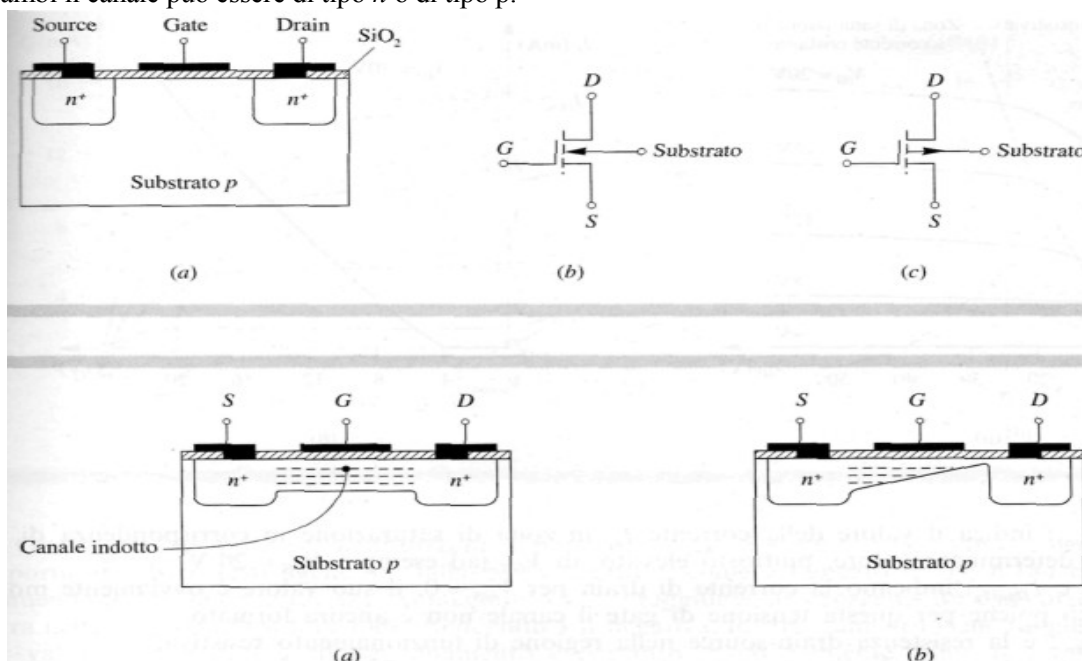


Fig.1 (a) Struttura di un NMOS ad arricchimento; (a) simboli dell'NMOS e (b) del PMOS ad arricchimento. **Fig.2** Conformazione del canale di un NMOS ad arricchimento: (a) con canale formato (b) in zona di strozzamento (*pinch-off*).

1 MOS ad arricchimento (enhancement MOS)

In fig.1 è illustrata la struttura di un MOS ad arricchimento a canale n (NMOS) con i simboli. In un *substrato (body)* di tipo p a debole drogaggio sono diffuse due regioni di tipo n^+ ad elevato drogaggio che costituiscono il source ed il drain. Il substrato viene normalmente collegato al source; pertanto, applicando una $V_{DS} > 0$, le due giunzioni substrato-drain e substrato-source non conducono e la $I_D = 0$.

Applicando però sul gate una tensione $V_{GS} > 0$, il campo elettrico che si stabilisce fra gate e substrato attira, nella regione di substrato sottostante il gate, elettroni provenienti dalle zone di source e di drain e dal substrato stesso. Si viene a formare un vero e proprio condensatore avente il gate per armatura positiva ed il substrato per armatura negativa; l'ossido interposto costituisce il dielettrico. Quando la tensione $V_{GS} > V_{GS(th)}$ tensione di soglia, lo strato di elettroni indotti avrà costituito un canale continuo di tipo n fra source e drain (fig.2), sicché, applicando una $V_{DS} > 0$, scorrerà corrente dal drain al source.

Per valori bassi di V_{DS} il canale si comporta in modo resistivo. Quando V_{DS} supera qualche volt si manifesta lo strozzamento, come indicato in fig.2b. a causa dell'indebolimento del campo elettrico dalla parte del drain, conseguente all'aumento di potenziale del drain stesso. La corrente I_D a questo punto aumenta

ancora con V_{DS} , ma in modo molto meno sensibile rispetto a prima. Si è in zona di saturazione. Anche se la pendenza delle curve nella zona di saturazione è un po' più accentuata, il funzionamento e le caratteristiche del MOS sono analoghi a quelli del JFET.

Incrementando V_{GS} , aumenta l'effetto indotto sugli elettroni, il canale si allarga e la corrente, a parità di V_{DS} , cresce. In fig.3 sono riportate le caratteristiche di uscita di un NMOS ad arricchimento, e la caratteristica di trasferimento.

Il MOS ad arricchimento a canale p o PMOS presenta il substrato di tipo n e le zone di source e di drain drogate di tipo p+. Il suo simbolo è riportato in fig.1 Se ed il suo comportamento è del tutto analogo a quello dell'NMOS; le tensioni V_{GS} e V_{DS} sono però negative e così pure la tensione di alimentazione, inoltre la corrente scorre dal source al drain.

Parametri. Fra i parametri statici del MOS ad arricchimento di maggior interesse possiamo ricordare:

1. **Tensione di soglia $V_{GS(th)}$:** valore di V_{GS} al di sotto del quale la corrente $I_D \sim 0$.
2. **$I_{D(on)}$:** valore della corrente I_D in zona di saturazione in corrispondenza di un ben determinato valore, piuttosto elevato, di V_{GS}
3. **I_{DSS} e $I_{D(off)}$:** indicano la corrente di drain per $V_{GS}=0$; il suo valore è ovviamente molto basso poiché per questa tensione di gate il canale non è ancora formato.
4. **$r_{DS(on)}$:** è la resistenza drain-source nella regione di funzionamento resistiva.
5. **BV_{DSS} :** è la tensione di rottura fra drain e source.

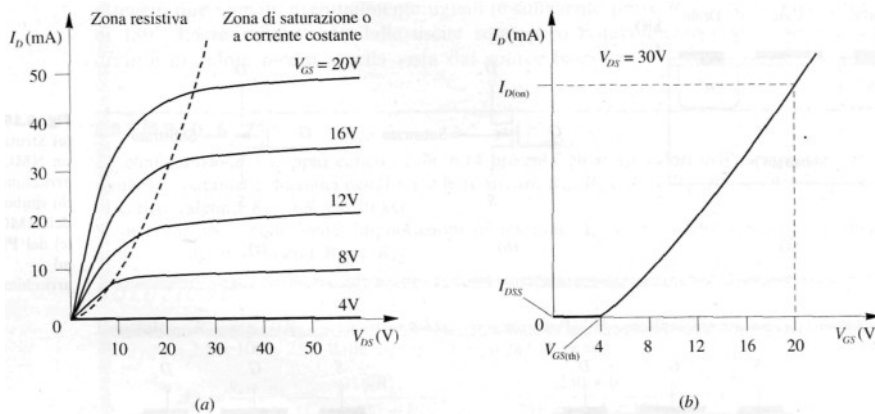


Fig.3 NMOS ad arricchimento: (a) caratteristica di uscita; (b) caratteristica di trasferimento.

2 MOS a svuotamento (depletion MOS)

Nel MOS a svuotamento fra le regioni di source e di drain viene diffuso un canale con lo stesso tipo di impurità. In fig.4 è riportata la struttura il simbolo dell'NMOS a svuotamento. Essendo il canale prediffuso nel dispositivo, per $V_{GS}=0$ la corrente I_D può scorrere dal drain al source, naturalmente in presenza di una V_{DS} positiva.

Il canale diviene sede di una distribuzione di potenziale crescente verso il drain, sicché il campo elettrico fra gate e canale tende a rinforzarsi dalla parte del drain. Poiché il gate si trova ad una tensione inferiore a quella del canale, il campo vi induce cariche positive, ovviamente più numerose dalla parte del drain.

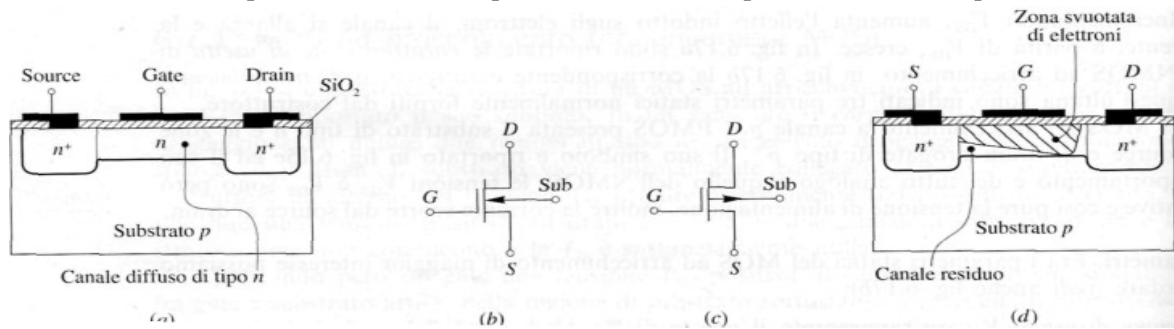


Fig. 4(a) NMOS a svuotamento; (b) simboli dell'NMOS e (c) del PMOS a svuotamento; (d) il canale allo strozzamento.

Queste cariche positive neutralizzano i portatori negativi e quindi svuotano il canale di portatori liberi, restringendolo dalla parte del drain come è indicato in fig.4 e diminuendone così la conduttanza. Aumentando V_{DS} si raggiunge lo strozzamento e la corrente entra nella sua zona di saturazione. Rendendo $V_{GS} < 0$, lo strozzamento viene raggiunto per valori minori di V_{DS} . Il funzionamento è pertanto sostanzialmente identico a quello dei JFET.

La struttura del MOS a svuotamento a canale p è analoga; il substrato è drogato n e le diffusioni di source, drain e canale sono di tipo p+.

In fig.5 sono illustrate le caratteristiche di uscita e di trasferimento di un NMOS a svuotamento con i parametri statici più importanti: $K_{GS(off)}$, I_{DSS} , $I_{D(on)}$, $V_{GS(th)}$. Si può notare dai diagrammi che il MOS a svuotamento può lavorare anche in regime di arricchimento: è sufficiente applicare al gate una tensione V_{GS} positiva. In questo caso infatti il canale si allarga per le cariche negative indotte dal campo elettrico, consentendo un aumento della corrente di drain I_D . Pertanto sarebbe più corretto parlare di MOS a svuotamento-arricchimento.

Quanto è stato detto per i dispositivi NMOS è valido anche per i PMOS. Le tensioni e le correnti presentano però valori di segno opposto rispetto a quelle degli NMOS. In particolare l'alimentazione, anziché positiva, sarà negativa.

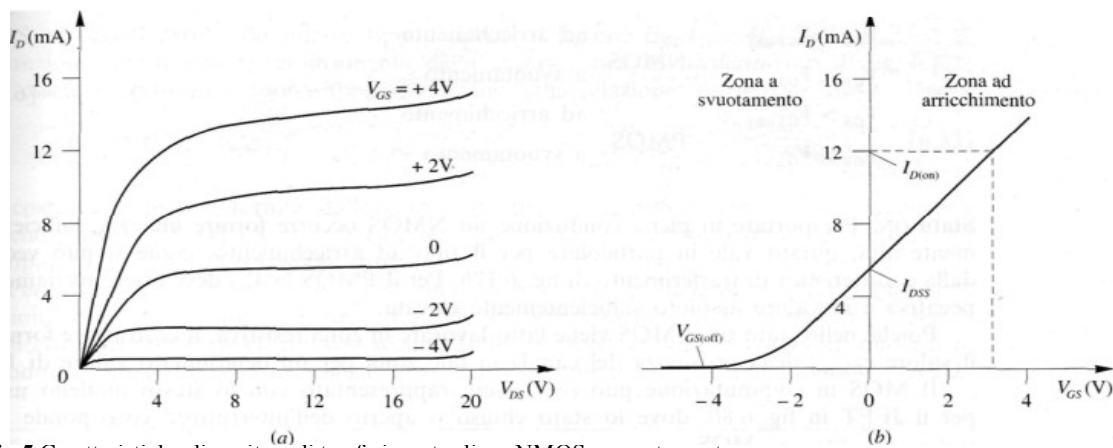


Fig.5 Caratteristiche di uscita e di trasferimento di un NMOS a svuotamento.

3 Modi di operare del MOS

Anche il MOS può essere usato come interruttore elettronico, in commutazione, oppure come amplificatore, nella zona di saturazione. Nei circuiti integrati viene impiegato prevalentemente in commutazione; come componente discreto trova impiego in entrambi i modi.

3.1 Il MOS in commutazione

La configurazione base del MOS operante in commutazione è riportata in fig.6. Si è usato il simbolismo del MOS ad arricchimento, ma gli stessi circuiti sono validi anche per il MOS a svuotamento.

Stato OFF. Per portare un MOS in interdizione è sufficiente che:

$V_{GS} < V_{GS(th)}$	NMOS	ad arricchimento
$V_{GS} < V_{GS(off)}$	NMOS	a svuotamento
$V_{GS} > V_{GS(th)}$	PMOS	ad arricchimento
$V_{GS} > V_{GS(off)}$	PMOS	a svuotamento

Stato ON. Per portare in piena conduzione un NMOS occorre fornire una V_{GS} sufficientemente alta; questo vale in particolare per il tipo ad arricchimento, come si può vedere dalla caratteristica di trasferimento di fig.3. Per il PMOS la $V_{GS} < 0$ e in valore assoluto sufficientemente elevata.

Poiché nello stato ON il MOS viene fatto lavorare in zona resistiva, il costruttore fornisce il valore $r_{DS(on)}$ della resistenza del canale in tale zona per un determinato valore di V_{GS} .

Il MOS in commutazione può così essere rappresentato con lo stesso modello usato per il JFET dove lo stato chiuso o aperto dell'interruttore corrisponde allo stato ON o OFF del MOS.

ESEMPIO 1: L'NMOS ad arricchimento del circuito di fig.6 è caratterizzato dai seguenti parametri: $V_{GS(th)}=2V$, $r_{DS(on)}=1.8\Omega$ per $V_{GS}=10V$ $I_{D(on)}=1.8A$. Sapendo che la tensione di alimentazione è $V_{DD}=10V$ e $R_D=20\Omega$, si calcolino i valori delle tensioni e delle correnti negli stati OFF e ON del transistor.

SOLUZIONE

Per portare in interdizione l'NMOS è sufficiente che $V_{GS} < V_{GS(th)}=2V$

Ponendo $V_{GS} = 0$, l'NMOS è sicuramente OFF; pertanto $I_D=0$ e $V_{DS}=V_{DD}=10V$.

Per portare in piena conduzione il MOS si può utilizzare la stessa tensione di alimentazione e porre $V_{GS}=V_{DD}=10V$. In questo stato, supponendo di lavorare nella zona resistiva del MOS, il transistor può essere rappresentato con la sua $r_{DS(on)}$, sicché

$$I_D = \frac{V_{DD}}{R_D + r_{DS(on)}} = \frac{10}{20 + 1.8} = 0.46 \text{ A} \quad \text{e} \quad V_{DS} = r_{DS(on)} I_D = 1.8 \times 0.46 = 0.83 \text{ V}$$

L'ipotesi di lavorare in zona resistiva è completamente verificata; infatti la corrente $I_D=0.46A$ risulta decisamente inferiore alla corrente $I_{D(on)}=1.8A$ che interesserebbe il MOS se questo lavorasse in zona di saturazione.



Fig. 6 (a) Circuito base dell'NMOS e (b) del PMOS in funzionamento ON-OFF.

3.2 Il MOS in funzionamento lineare: polarizzazione

Il MOS ad arricchimento. Il legame fra I_D e V_{GS} nella regione di saturazione, può essere espresso con buona approssimazione dalla relazione

$$I_D = K(V_{GS} - V_{GS(th)})^2 \quad [1]$$

La costante K può essere ricavata facilmente ponendo nell'eq. [1] i valori di I_D e di V_{GS} relativi ad un punto noto della curva, ad esempio $I_{D(on)}$ e la V_{GS} corrispondente.

Per polarizzare un MOS ad arricchimento a canale n. occorre fornire una $V_{DS} > 0$. La rete di polarizzazione più semplice è quella di fig.7a. che non fornisce tuttavia alcuna stabilizzazione in continua. Questa può essere introdotta tramite la solita resistenza sul source R_S , come indicato nel circuito di fig.7b.

ESEMPIO 2 Si vuole far lavorare l'NMOS dell'Esempio 1 nella sua zona di saturazione abbassando il valore della tensione di gate a $V_{GS} = 5V$. Si determinino i valori di I_{DQ} e V_{DSQ} in questa nuova condizione.

SOLUZIONE

Innanzitutto occorre determinare il valore del parametro K specifico dal transistorore utilizzato. È necessario conoscere i valori relativi ad un punto della transcaratteristica, ad esempio $I_{DQ} = 1,8A$, $V_{DSQ} = 10V$. Allora:

$$K = \frac{I_{D(on)}}{(V_{GS} - V_{GS(th)})^2} = \frac{1,8}{(10 - 2)^2} = 28 \text{ mA/V}^2$$

Noto K , sempre mediante l'eq. [1] è possibile ricavare I_{DQ} per $V_{GSQ} = 5V$

$$I_{DQ} = K(V_{GSQ} - V_{GS(th)})^2 = 28(5 - 2)^2 = 252 \text{ mA}$$

La tensione V_{DSQ} vale a sua volta

$$V_{DSQ} = V_{DD} - R_D I_{DQ} = 10 - 20 \times 0,252 = 4,96V$$

L'elevato valore di V_{DSQ} conferma che il transistorore è polarizzato nella sua zona di saturazione.

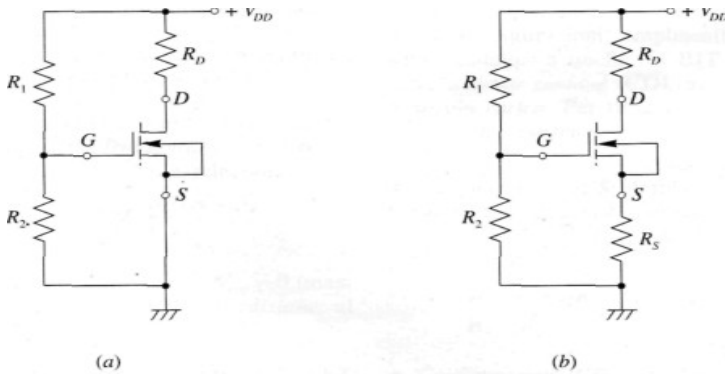


Fig. 7 Circuiti di polarizzazione dell'NMOS ad arricchimento.

MOS a svuotamento. La transcaratteristica di fig.5 può essere rappresentata analiticamente dalla stessa relazione valida per i JFET e più precisamente

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

Nei MOS a svuotamento il gate deve essere polarizzato negativamente rispetto al source, così come nei JFET. Pertanto i circuiti di polarizzazione sono gli stessi usati per i JFET.